

Data transmission system and application thereof to the transmission of analog signals and of data in a network with delta modulationPatent Number: ☐ US4122300

Publication date: 1978-10-24

Inventor(s): BUSIGNY RENE, FUERXER PIERRE H

Applicant(s): CIT ALCATEL

Requested

Patent: ☐ FR2345019

Application

Number: US19770777824 19770315

Priority Number

(s): FR19760008052 19760319

IPC

Classification: H04L25/00

EC

Classification: H04B14/06B, H04L25/49L, H04L27/00, H04M11/06

Equivalents:

☐ BE851724, CA1075361, ☐ DE2711086, DK121377, ☐ GB1521671, ☐ IE44724,
☐ IT1077364, ☐ JP52114201, ☐ LU76873, ☐ NL7702867**Abstract**

The invention relates to a system for data transmission in analog form in which data is coded such that a pulsed bivalent signal is obtained which can be physically integrated; this bivalent signal, considered as formed by a juxtaposition of elementary bits at a higher rate is processed in a DELTA demodulator as if these elementary bits were the digital representation of an analog signal which has undergone a corresponding DELTA modulation. Data is transmitted in the form of the analog signal delivered by this demodulator. On reception, the analog signal received is applied to a DELTA modulator which operates preferably in slope overload and which supplies a DELTA bit train reproducing the bivalent transmission signal of the transmission and enabling the signals to be restored after decoding.

Data supplied from the esp@cenet database - I2

**DEMANDE
DE BREVET D'INVENTION**

A1

②1

N° 76 08052

⑤4 Dispositif de transmission de données et application à la transmission de signaux analogiques et de données dans un réseau avec modulation delta.

⑤1 Classification internationale (Int. Cl.²). H 04 L 27/10.

②2 Date de dépôt 19 mars 1976, à 15 h 32 mn.

③3 ③2 ③1 Priorité revendiquée :

④1 Date de la mise à la disposition du public de la demande B.O.P.I. — «Listes» n. 41 du 14-10-1977.

⑦1 Déposant : Société anonyme dite : COMPAGNIE INDUSTRIELLE DES TELECOMMUNICATIONS CIT-ALCATEL, résident en France.

⑦2 Invention de : René Busigny et Pierre Henri Fuerxer.

⑦3 Titulaire : *Idem* ⑦1

⑦4 Mandataire : Michelle Buffière.

La présente invention est du domaine des transmissions de données. Elle concerne plus particulièrement un dispositif pour la transmission de données au moyen d'un circuit de transmission recevant et délivrant sous forme analogique les informations qu'il transmet.

5 L'invention trouve notamment application dans la réalisation d'une installation pour la transmission d'un signal analogique ou de données binaires au moyen d'un même circuit de transmission, comportant, en cascade pour traiter ledit signal analogique, un premier ensemble modulateur-démodulateur DELTA situé en amont dudit même circuit et un second ensemble modulateur-démodulateur
10 DELTA, situé en aval de ce circuit.

Il est connu, pour transmettre des données sur une ligne de transmission analogique ou au moyen d'un circuit de transmission plus complexe comportant aux deux extrémités une ligne analogique, ce que l'on désignera de façon plus concise par l'expression "sous forme analogique", de moduler une fréquence
15 porteuse en fréquence, phase ou amplitude, par les informations de données à transmettre, de façon à obtenir un signal analogique dont le spectre tombe dans la bande de fréquences pouvant être transmises par un tel canal de transmission. Ce signal analogique est appliqué au circuit de transmission. A la réception on démodule en fréquence, phase ou amplitude selon le type de modulation choisi,
20 le signal analogique reçu, pour retrouver les informations de données.

Un tel procédé est utilisé notamment dans le cas où l'on transmet des signaux de données à travers un réseau téléphonique, ce qui se fait couramment pour les signaux de données à basse vitesse tels par exemple les signaux télégraphiques et Télec. Dans un tel cas, la modulation précédente fournit des
25 signaux analogiques qui sont dans la bande passante téléphonique. Ces signaux analogiques sont appliqués aux réseaux à travers un commutateur qui est relié par ailleurs à une source de signaux analogiques vocaux, de façon à permettre la transmission de l'un ou l'autre de ces deux types de signaux analogiques.

On sait en outre que dans certains réseaux téléphoniques la transmission
30 le long d'une liaison se fait sur certaines portions de liaison de façon analogique et sur d'autres portions de façon numérique. Une telle liaison est équipée d'ensembles de modulation-démodulation permettant de coder sous forme numérique les signaux analogiques qui sont dans la bande passante téléphonique, et qui correspondent soit à des signaux vocaux soit à des signaux de données
35 après modulation dans le cas où le réseau achemine les deux genres d'informations, puis de repasser en analogique après une transmission numérique intermédiaire.

Dans certains cas, le procédé de codage numérique que l'on utilise est la modulation DELTA dont le principe, bien connu, est rappelé ci-après :

- le signal analogique à coder est comparé à un signal de comparaison ; le
40 signal résultant de cette comparaison est échantillonné périodiquement et les

échantillons successifs sont codés pour former un train binaire dont les bits successifs définissent le signe, aux instants d'échantillonnage, de la différence des signaux comparés, le signal de comparaison, que l'on appelle généralement signal reconstitué, étant élaboré dans un décodeur local à partir d'une intégration du train binaire qui constitue le signal codé ; l'intégration du train binaire peut se faire avec un gain fixe (modulateur DELTA simple) ou, ce qui est plus courant, avec un gain qui varie avec la configuration du train binaire (modulateur DELTA auto-adaptatif) ;

10 - la démodulation du train binaire DELTA s'effectue à l'aide d'un décodeur identique au décodeur local utilisé pour la modulation ; le décodeur est suivi d'un filtre passe-bande ou passe-bas qui élimine les fréquences situées hors du spectre du signal analogique qui a été codé et délivre un signal reproduisant ce signal analogique.

15 La présente invention propose un dispositif de transmission de données, sous forme analogique, d'un genre nouveau, qui permet la réalisation d'une installation pour la transmission d'un signal analogique (signal vocal par exemple) ou de données, telle que définie dans le préambule, dans laquelle l'ensemble des traitements appliqués aux données est simplifié.

20 L'invention a tout d'abord pour objet un dispositif pour la transmission de données au moyen d'un circuit de transmission recevant et délivrant sous forme analogique les informations qu'il transmet, caractérisé en ce qu'il comporte, à l'émission, un codeur pour coder lesdites données en un signal bivalent C cadencé à une fréquence F_c , ne présentant pas de composante continue et dont les transitions sont séparées par des intervalles de temps de durée au plus égale à une durée donnée, et un démodulateur DELTA traitant ledit signal bivalent avec une fréquence d'échantillonnage F_e nettement plus grande que la fréquence F_c et délivrant un signal analogique qui est appliqué audit circuit de transmission, et, à la réception, un modulateur DELTA recevant le signal analogique délivré par le circuit de transmission pour le traiter avec une fréquence d'échantillonnage F_e nettement plus grande que la fréquence F_c et délivrer un train de bits DELTA formant signal bivalent C', et un décodeur recevant le signal C' et assurant la conversion inverse de celle dudit codeur.

35 Selon l'invention, on code donc les données à transmettre selon un code tel que l'on obtienne un signal bivalent cadencé qui soit physiquement intégrable. Il est alors possible de considérer ce signal bivalent comme formé par une juxtaposition de bits élémentaires à une cadence plus élevée et de traiter ces bits élémentaires dans un démodulateur DELTA comme s'ils étaient la représentation numérique d'un signal analogique qui aurait subi une modulation DELTA correspondante. Le signal analogique délivré par le démodulateur est transmis. A la réception le signal analogique reçu est appliqué à un modulateur DELTA qui

fournit un train de bits DELTA reproduisant le signal bivalent de l'émission (en effet, modulation et démodulation sont des fonctions inverses) et restituant donc, après décodage, les données.

En vue d'obtenir une reproduction plus fidèle de ce signal bivalent, on détermine, de préférence, le mode de fonctionnement du modulateur DELTA de façon que le signal analogique délivré par le circuit de transmission se trouve dans la zone de régime de surcharge en pente du modulateur, c'est-à-dire dans la zone où le signal reconstitué du modulateur n'arrive pas à suivre correctement le signal d'entrée du modulateur en raison des pentes trop élevées de ce dernier signal ; on sait que ce phénomène se traduit par de longues suites de bits identiques dans le train binaire de sortie du modulateur.

En outre, les fréquences d'échantillonnage F_e et F'_e du démodulateur et du modulateur respectivement sont de préférence égales.

L'invention a également pour objet une installation pour la transmission d'un signal analogique A ou de données au moyen d'un même circuit de transmission recevant et délivrant sous forme analogique les informations qu'il transmet, comportant en cascade pour traiter ledit signal analogique un premier ensemble modulateur-démodulateur DELTA situé en amont dudit circuit de transmission et un second ensemble modulateur-démodulateur DELTA situé en aval de ce circuit, et mettant en application le dispositif selon l'invention, caractérisé en ce que le démodulateur dudit dispositif et le démodulateur dudit premier ensemble sont constitués par un démodulateur unique dont la sortie est connectée audit même circuit de transmission et dont l'entrée est reliée à la sortie du modulateur dudit premier ensemble et à la sortie dudit codeur à travers un commutateur positionné pour rendre effective la première ou la seconde de ces deux liaisons selon que l'on veut transmettre le signal analogique ou les données, et en ce que le modulateur dudit dispositif et le modulateur dudit second ensemble sont constitués par un modulateur unique dont l'entrée est connectée à la sortie dudit même circuit de transmission et dont la sortie est reliée à l'entrée du démodulateur dudit second ensemble et à l'entrée dudit décodeur.

De préférence, ledit modulateur unique a deux modes de fonctionnement dont un premier est optimisé pour le signal que reçoit ce modulateur unique en cas de transmission du signal analogique A, et dont un second est déterminé de façon que le signal que reçoit ce modulateur unique en cas de transmission des données se trouve dans la zone de régime de surcharge en pente du modulateur, l'installation étant munie d'un circuit de discrimination qui détecte si le signal délivré par ledit même circuit de transmission représente un signal analogique ou des données pour mettre ledit modulateur unique dans son premier mode de fonctionnement en cas de détection d'un signal analogique et dans son second mode de fonctionnement en cas de détection de données.

D'autres caractéristiques et avantages de l'invention apparaîtront au cours de la description ci-après qui va être faite en se référant au dessin ci-annexé dans lequel :

- la figure 1 représente sous forme schématique un dispositif de transmission de données selon l'invention ;
- la figure 2 représente des diagrammes de signaux intervenant dans le dispositif selon la figure 1.
- les figures 3, 4, et 5 sont des graphiques illustrant le fonctionnement du dispositif selon la figure 1 ;
- la figure 6 représente une réalisation particulière d'un ensemble du dispositif selon la figure 1 ;
- la figure 7 illustre, le fonctionnement de l'ensemble selon la figure 6,
- la figure 8 représente sous forme schématique une installation pour la transmission de signaux analogiques ou de données selon l'invention.

Dans la figure 1, des données D sont appliquées à un dispositif de transmission selon l'invention qui délivre en sortie des données D' reproduisant les données D.

Le dispositif représenté comporte, côté émission (E), un codeur 1 qui reçoit les données D, celles-ci étant par exemple sous la forme d'un train de bits cadencé par un signal d'horloge H à une fréquence F. Le codeur 1 code le train de données D en un signal bivalent C, cadencé à une fréquence Fc, selon un code tel que le signal C n'a pas de composante continue et a ses transitions espacées par des intervalles de temps de la forme $\frac{k}{F_c}$ où k est un nombre entier variant entre 1 et une limite supérieure fixe K. Le code Miller (appelé encore "Delay Modulation"), le code biphase, sont des exemples bien connus d'un tel type de code. A titre d'illustration, on considérera par la suite, le cas d'un codage biphase précédé, ainsi qu'il est courant de le faire, d'un précodage transitionnel.

Ainsi qu'on l'a représenté, le codeur 1 reçoit alors le signal d'horloge H et comporte un circuit de précodage transitionnel 11 suivi d'un circuit de codage biphase 12. On reviendra plus loin, en se référant à la figure 2 sur les caractéristiques du signal C dans ces conditions.

Le signal C est appliqué à un démodulateur DELTA 2 qui peut être de tout type connu. Le démodulateur DELTA 2 traite le signal C avec une fréquence d'échantillonnage nettement plus grande que la fréquence Fc et délivre en réponse un signal analogique X. Le démodulateur 2 a été représenté, de façon classique, muni d'un ensemble d'intégration 21 suivi d'un filtre 22. Par la suite on appellera Y le signal de sortie de l'ensemble 21.

Le signal X, qui constitue une représentation analogique des données D, est émis vers un circuit de transmission 3 qui peut être une simple ligne de

transmission analogique ou bien un circuit plus complexe comportant aux deux extrémités une ligne analogique. A titre indicatif, les données D étant par exemple cadencées à la fréquence $F = 2400\text{Hz}$, le circuit 3 peut être un circuit de transmission téléphonique.

Le circuit 3 délivre, côté réception (R) du dispositif, un signal X' qui peut être une reproduction du signal X ou bien le signal X lui même. Le signal X' est appliqué à un modulateur DELTA qui traite ce signal avec une fréquence d'échantillonnage F' nettement plus grande que la fréquence F_c ; il est avantageux de choisir la fréquence F' égale à la fréquence F_c . Comme nous le verrons plus loin, ce modulateur DELTA qui peut être de tout type connu fonctionne de préférence en régime de surcharge en pente pour le signal X' . Le modulateur 4 a été représenté de façon classique, muni d'un circuit de comparaison 41 suivi d'un circuit de modulation 42, et d'une boucle de retour comportant un ensemble d'intégration 43. On désignera ci-après par Y' le signal de sortie de l'ensemble 43, qui est comparé dans le circuit 41 au signal X' .

Le modulateur 4 délivre un train de bits DELTA à la cadence F' , formant un signal C' qui est, comme nous allons le voir plus loin, une reproduction du signal C. Un décodeur 5, assurant la conversion inverse de celle du codeur 1 et qui est donc dans l'exemple considéré un décodeur biphasé transitionnel, forme à partir du signal C' le train de données D' reproduisant le train de données D.

Le décodeur 5 comporte ainsi qu'il est connu un circuit 51 de récupération du signal d'horloge H définissant la cadence du train de données D et un circuit de décodage biphasé 52 suivi d'un circuit 53 assurant la conversion inverse de celle du circuit 11. On donnera ci-après, en se référant à la figure 6, une description détaillée d'une réalisation préférée du décodeur 5 dans laquelle le circuit de décodage est muni d'un ensemble logique de décision majoritaire.

La figure 2 met en évidence les caractéristiques du signal C élaboré par le codeur biphasé transitionnel 1 qui n'est pas détaillé puisqu'étant de type bien connu.

On a représenté en a) un exemple particulier de train de données D, et en b) le signal d'horloge H de période $T = \frac{1}{F}$. Le diagramme c) montre le signal précodé, soit G, qu'élabore en réponse à ce train le circuit de précodage transitionnel 11 : selon ce précodage, un bit "1" du train D est codé par une transition placée en fin du moment binaire, un bit "0" par une absence de transition. Le signal C, qui apparaît en d), est le résultat d'un codage du signal précodé G par la phase du signal horloge H : lorsque le signal G vaut "0" on reproduit le signal d'horloge H tel quel, lorsque le signal G vaut "1" on reproduit le signal d'horloge H déphasé de 180° . Le signal C ainsi obtenu

présente une transition au milieu de chaque moment binaire du train D, et une transition à la fin de chaque moment binaire du train D pour lequel l'information de données est "0". La fréquence F_c est dans ce cas le double de la fréquence F et les transitions du signal C sont distantes au plus de deux périodes $T_c = \frac{1}{F_c}$ (donc $K = 2$), c'est-à-dire au plus d'une période T.

On a représenté dans les figures 3, 4 et 5 des graphiques illustrant le fonctionnement du démodulateur DELTA 2 et du modulateur DELTA 4 dans le dispositif selon la figure 1.

Dans la figure 3, le graphique a) montre une configuration particulière du signal C. On a indiqué la période T_c ainsi que la période d'échantillonnage $T_e = \frac{1}{F_e}$ du démodulateur 2. Pour ce graphique on a pris $\frac{F_e}{F_c} = 4$.

Le graphique b) concerne le démodulateur 2 et montre le signal Y que l'on obtient par intégration dans l'ensemble 21 du signal C qui est alors considéré comme formé par la juxtaposition de bits élémentaires à la fréquence d'échantillonnage F_e . Le signal analogique X, obtenu par filtrage du signal Y est représenté en pointillé sur ce même graphique.

Les bits élémentaires du signal C forment des groupes de bits successifs de même valeur dans lesquels il n'y a jamais de bit isolé de valeur différente de celle des bits adjacents. Le démodulateur 2 fonctionne donc dans un régime de surcharge en pente très prononcée et la pente du signal Y est toujours égale, en valeur absolue, à la valeur maximale fixée par les conditions d'intégration dans ce démodulateur.

On notera ici que lesdits groupes de bits successifs de même valeur peuvent comporter jusqu'à N bits, avec N égal à $K \cdot \frac{F_e}{F_c}$ ou, si ce produit n'est pas entier le nombre entier immédiatement supérieur ; les conditions d'intégration du démodulateur 2 sont donc déterminées de façon à permettre l'intégration de tels groupes sans notamment qu'apparaisse de phénomène de saturation. Dans le cas considéré $K = 2 \times 4 = 8$.

Les figures 4 et 5 illustrent deux cas de fonctionnement différents du modulateur 4 dont la fréquence d'échantillonnage a été prise elle aussi égale à quatre fois la fréquence F_c .

Dans la figure 4, en a) on a porté en pointillé le signal X' identique au signal X de la figure 3, et on a représenté en outre le signal Y' qu'élabore en réponse l'ensemble d'intégration 43. Les conditions d'intégration du modulateur sont fixées de façon que celui-ci fonctionne en régime de surcharge en pente, c'est-à-dire que pendant chaque période d'échantillonnage, le signal Y' est incrémenté ou décrémenté d'une quantité insuffisante pour pouvoir "rattraper" le signal X'. Le signal Y' est alors toujours plus petit que le signal X' lors des flancs montants de ce dernier, et toujours plus grand lors des flancs descendants. Le signal C' en sortie du modulateur est donc formé par des

groupes de bits DELTA successifs de même valeur et reproduit ainsi correctement le signal C.

La détermination, pour le modulateur 4, de conditions d'intégration conduisant à un régime de surcharge en pente pour le signal X' s'effectue en fonction de la pente que peut avoir ce signal, cette pente étant elle-même fonction des conditions d'intégration dans le démodulateur 2. Une telle détermination ne présente aucune difficulté pour l'homme de l'art ; on ne donnera pas, de ce fait, d'exemple.

Bien que plus avantageux, un régime de surcharge en pente pour le modulateur 4 n'est pas indispensable. La figure 5 montre comment sont modifiés les signaux Y' et C', en a) et b) respectivement, dans le cas où cette condition n'est pas réalisée. Cette fois le signal Y' arrive à rattraper le signal X' qui n'est plus alors codé uniquement par des groupes de bits successifs de même valeur : lorsque le signal Y' dépasse le signal X', comme par exemple en M, N, P..., un bit de valeur opposée est introduit à l'intérieur de paquets de "1" ou de "0"

successifs du signal C'. Ainsi, la première partie montante du signal X', qui dans le cas de la figure 3 était codée par huit bits "1" successifs, est codée ici par la séquence "10111011". Le signal C' reproduit alors le signal C avec des erreurs mais comme nous allons le voir, de telles erreurs peuvent être éliminées dans le décodeur 5 à logique de décision majoritaire.

La figure 6 représente une réalisation particulière de ce décodeur biphase transitionnel 5, à logique de décision majoritaire, comportant les circuits 51, 52 et 53 selon la figure 1.

Dans la figure 6, le signal C' issu du modulateur 4 (figure 1) est appliqué d'une part au circuit de récupération de cadence 51 qui peut être de tout type connu et qui délivre en réponse un signal H' de période T reconstituant le signal d'horloge H, et d'autre part dans le circuit 52 à une porte OU EXCLUSIF 521 qui reçoit par ailleurs le signal H' pour effectuer par une simple comparaison de niveaux, ainsi qu'il est connu, un décodage de phase du signal C'. La porte 521 délivre un signal G' qui reproduit le signal précodé G de l'émission, éventuellement à certaines erreurs près si le signal C' reçu dans le décodeur est entaché d'erreurs.

En vue de l'obtention d'un signal G' reproduisant correctement le signal G, le signal G' est appliqué à un ensemble logique de décision majoritaire L. Dans cet ensemble, des impulsions d'horloge à la fréquence F'e des bits DELTA du signal C' sont appliquées sur une première entrée d'une porte ET 522 dont l'ouverture et la fermeture sont commandées par le signal G' qui est appliqué sur une seconde entrée de cette porte. Ces impulsions à la fréquence F'e peuvent être par exemple engendrées par une horloge locale (non représentée),

synchronisée à partir du signal C'.

Les impulsions, soit I, qui traversent la porte 522 correspondent ainsi aux bits DELTA du signal C' dont le décodage biphase dans la porte 521 fournit une information "1". Ces impulsions I sont comptées dans un compteur 523 qui a une capacité au moins égale au nombre maximal, soit N', d'impulsions à la fréquence F'e contenues dans une période T de l'horloge H', et qui reçoit sur une entrée "remise à zéro" (RAZ) le signal H'. Le compteur 523 affiche ainsi, à la fin de chaque période T, juste avant sa remise à zéro par le signal H', une valeur de comptage égale au nombre de bits DELTA du signal C', dans cette période, dont le décodage biphase dans la porte 521 fournit une information "1".

La détermination du signal G' s'effectue à partir de ce dernier nombre : si celui-ci est supérieur ou égal à $\frac{N'}{2}$, c'est-à-dire si pour la période T considérée on a dénombré plus ou autant de bits DELTA dont le décodage fournit l'information "1" que de bits DELTA dont le décodage fournit l'information "0", on décide que, pour cette période, l'information décodée est "1" et donc que le signal G' vaut "1" ; dans le cas contraire, on décide que ce signal vaut "0".

Pour ce faire la valeur de comptage du compteur 523 est comparée, dans un circuit de comparaison 524, à $\frac{N'}{2}$ (ou éventuellement $\frac{N'+1}{2}$ si N est impair). Le résultat de cette comparaison est délivré sous forme d'un signal logique qui est échantillonné à la fin de chaque période T, juste avant que le compteur 523 ne soit remis à zéro, au moyen d'une bascule de type D, 525, commandée par le signal H'. Le signal G', délivré par l'ensemble est recueilli en sortie de la bascule.

On notera que, lorsqu'un glissement de phase se produit entre les signaux H' et C', des impulsions parasites fines peuvent s'introduire dans le signal G' en sortie de la porte OU EX 521. L'élimination de ces impulsions parasites se fait par exemple à l'aide d'une simple bascule de rééchantillonnage (non représentée) placée en sortie de cette porte.

Le train de données D' reproduisant le train de données D de l'émission est élaboré par le circuit 53 à partir du signal G' et du signal H'. Ce circuit 53, qui assure la conversion inverse du codage transitionnel, est de type connu et n'a pas été détaillé.

Dans la figure 7 qui illustre le fonctionnement du décodeur 5 selon la figure 6 on a pris comme précédemment $\frac{F'e}{F_c} = 4$, c'est-à-dire $\frac{F'e}{F} = 8$. On a représenté en a) les impulsions à la fréquence F'e. Le signal C' qui est représenté en b) sur deux périodes T du signal H' lui-même représenté en c) comporte sur la première période T deux erreurs, E1 et E2, et sur la seconde une erreur, E3. Ces erreurs se répercutent en e1, e2 et e3 respectivement, sur le

signal G" apparaissant en d). Les impulsions I sont représentées en e). Pendant la première période T deux impulsions I seulement apparaissent, correspondant aux erreurs e1 et e2 : à la fin de cette période, le circuit de comparaison 524 indique donc pour G' la valeur "0". Pendant la deuxième

5 période T, sept impulsions I apparaissent, l'impulsion manquante correspondant à l'erreur e3 : à la fin de cette période le circuit de comparaison indique donc pour G' la valeur "1". Le signal G' qui est représenté en f) (et qui est bien évidemment décalé d'une période T par rapport au signal G") est ainsi exempt des erreurs qui entachent le signal G".

10 On notera que le décodeur 5 selon la figure 6 permet d'éliminer non seulement les erreurs dues au modulateur 4 mais également certaines erreurs qui pourraient se produire au cours de la transmission numérique entre le codeur 1 et le démodulateur 2 d'une part, lorsque ces deux circuits sont distants l'un de l'autre, et entre le modulateur 4 et le décodeur 5 d'autre part, lorsque,

15 également, ces deux circuits sont distants l'un de l'autre (figure 1).

Dans la figure 8, on a représenté sous forme schématique une installation pour la transmission d'un signal analogique A ou de données binaires D, selon l'invention, mettant en application le dispositif selon la figure 1. Des références identiques dans ces deux figures désignent respectivement des éléments identiques.

20

A titre d'illustration, on considérera que le signal analogique A est un signal vocal et que les données D sont cadencées à une fréquence de 2400 Hz.

L'installation comporte une entrée α pour le signal vocal A et une entrée β pour les données D. Lors d'une transmission du signal A, l'installation délivre,

25 sur une sortie γ , un signal analogique A' reproduisant le signal A ; lors d'une transmission des données D, l'installation délivre les données D' reproduisant les données D, sur une sortie δ .

L'installation comporte, côté émission (E), un modulateur DELTA 6, de préférence auto-adaptatif, dont l'entrée est reliée à l'entrée α . Le modulateur

30 6 fonctionne en association avec un démodulateur DELTA 20 pour former un ensemble de modulation-démodulation du signal A. La fréquence d'échantillonnage commune du modulateur 6 et du démodulateur 20 est par exemple 19,2 Khz. L'entrée β de l'installation, est reliée au codeur 1 qui délivre, en présence des données D sur cette entrée, le signal C. Un commutateur 7 suivi d'une ligne de transmission

35 numérique 1 permet de relier à l'entrée du démodulateur 20 soit la sortie du modulateur 6 soit la sortie du codeur 1 selon que l'on applique à l'installation le signal A ou les données D. Pour les données D, le démodulateur 20 a le même rôle que le démodulateur 2 de la figure 1.

Le démodulateur 20 délivre un signal analogique Z qui représente donc

40 selon le type d'information que l'on applique à l'installation, soit le signal

A soit les données D. Dans le premier cas il reproduit le signal A et a donc, dans l'exemple considéré, les caractéristiques d'un signal vocal ; on parlera d'une première forme Z1 du signal Z. Dans le second cas il a les caractéristiques du signal X du dispositif selon la figure 1 ; on parlera d'une seconde forme Z2 du signal Z. Dans les deux cas cependant, le signal Z se trouve dans la bande passante téléphonique.

Le signal Z est appliqué à un circuit de transmission 30, analogue au circuit de transmission 3 de la figure 1, et qui délivre côté réception (R) de l'installation, un signal Z' qui peut être une reproduction du signal Z ou bien le signal Z lui-même, et qui a donc l'une ou l'autre de deux formes Z'1 et Z'2 correspondant respectivement aux formes Z1 et Z2 du signal Z.

Le signal Z' est appliqué à un modulateur DELTA 40 dont la fréquence d'échantillonnage est par exemple également 19,2 KHz et qui a, de préférence, deux modes de fonctionnement. Un premier de ces deux modes correspond à un fonctionnement auto-adaptatif, optimisé pour la forme Z'1 du signal Z' (donc optimisé pour un signal vocal), ce fonctionnement étant par exemple le même que celui du modulateur 6 ; un second de ces deux modes correspond à un fonctionnement déterminé de façon à produire un régime de surcharge en pente pour la forme Z'2 du signal Z'.

Un circuit 8, dit de discrimination parole/données, reçoit également le signal Z' et détecte si celui-ci représente le signal vocal A ou les données D. Le résultat de la discrimination est délivré sous forme d'un signal logique U qui est appliqué sur une entrée de commande du modulateur 40 pour mettre ce dernier dans son premier ou son second mode de fonctionnement selon que le circuit 8 reconnaît un signal vocal ou des données.

Le circuit 8 peut être par exemple du même type de celui décrit dans la demande de brevet français n° 7525421, dans lequel la discrimination se fait à partir d'un examen de la puissance moyenne du signal à examiner, prise sur un petit intervalle de temps.

En pratique, pour réaliser le modulateur 40 avec ses deux modes de fonctionnement, il suffit, par exemple, de faire précéder un modulateur DELTA optimisé pour un signal vocal, d'un circuit à gain variable commandé par le signal U pour appliquer un gain de 1 au signal Z' lorsque le circuit 8 reconnaît un signal vocal, et pour appliquer un gain supérieur à 1 au signal Z' lorsque le circuit 8 reconnaît des données de façon à amener, dans ce dernier cas, l'amplitude du signal à l'entrée dudit modulateur optimisé dans la zone de fonctionnement en surcharge en pente de ce modulateur.

Le modulateur 40, qui dans le cas d'une transmission des données D joue le même rôle que le modulateur 4 du dispositif selon la figure 1, est relié par l'intermédiaire d'une ligne de transmission numérique 1' à l'entrée d'un démo-

5 modulateur DELTA 9 et à l'entrée du décodeur 5. Le démodulateur 9 forme avec le
modulateur 40 dans son premier mode de fonctionnement un ensemble de modulation-
démodulation du signal Z'. Lors d'une transmission du signal A, le démodulateur
11 délivre ainsi un signal reproduisant le signal Z' et donc le signal A. Ce
signal en sortie du démodulateur constitue le signal A' et est appliqué sur la
sortie Y de l'installation.

Les données D' délivrées par la sortie 6 lors d'une transmission des
données D, sont recueillies en sortie du décodeur 5 qui reçoit dans ce cas le
signal C'.

10 On a décrit un exemple particulier de réalisation d'un dispositif de trans-
mission de données selon l'invention ainsi qu'un exemple particulier d'une
installation mettant en application ce dispositif ; il est cependant bien
évident que l'on peut y apporter des modifications et/ou remplacer certains
moyens par d'autres techniquement équivalents.

15 Il est bien entendu que c'est uniquement à titre illustratif que l'on a
considéré un codage biphase et que l'on pourrait utiliser tout autre type de
code pouvant fournir un signal qui soit intégrable dans le démodulateur DELTA.
Par ailleurs, dans l'installation, les deux modes de fonctionnement du modulateur
DELTA de la réception pourraient être obtenus par modification de la loi de
20 variation du gain d'intégration de ce modulateur. On pourrait également prévoir
deux modes de fonctionnement pour le démodulateur DELTA de l'émission. Il
serait aussi possible que le modulateur DELTA de la réception n'ait qu'un seul
mode de fonctionnement. En outre, il est bien évident que les circuits de
l'émission peuvent être géographiquement distants les uns des autres, de même
25 que les circuits de la réception.

REVENDICATIONS

- 1/ Dispositif pour la transmission de données au moyen d'un circuit de transmission recevant et délivrant sous forme analogique les informations qu'il transmet, caractérisé en ce qu'il comporte, à l'émission, un codeur pour coder
5 lesdites données en un signal bivalent C cadencé à une fréquence F_c , ne présentant pas de composante continue et dont les transitions sont séparées par des intervalles de temps de durée au plus égale à une durée donnée, et un démodulateur DELTA traitant ledit signal bivalent avec une fréquence d'échantillonnage F_e nettement plus grande que la fréquence F_c et délivrant un signal analogique qui
10 est appliqué audit circuit de transmission, et, à la réception, un modulateur DELTA recevant le signal analogique délivré par le circuit de transmission pour le traiter avec une fréquence d'échantillonnage $F'e$ nettement plus grande que la fréquence F_c et délivrer un train de bits DELTA formant un signal bivalent C' , et un décodeur recevant le signal C' et assurant la conversion inverse de
15 celle dudit codeur.
- 2/ Dispositif selon la revendication 1, caractérisé en ce que, les données étant sous la forme d'un train de bits cadencé par un signal d'horloge H, ledit codeur comporte un circuit de codage qui reçoit les données et le signal d'horloge H pour effectuer un codage biphase, et le décodeur comporte un
20 circuit de récupération de la cadence des données recevant le signal C' et délivrant un signal d'horloge récupérée H' , et un circuit de décodage biphase du signal C' , relié audit circuit de récupération et délivrant des informations décodées à la cadence du signal H' .
- 3/ Dispositif selon la revendication 2, caractérisé en ce que ledit circuit de
25 décodage biphase comprend un moyen logique pour effectuer un décodage biphase du signal C' par comparaison des niveaux des signaux C' et H' , et un ensemble logique de décision majoritaire relié audit moyen logique et recevant le signal H' ainsi que des impulsions à la fréquence $F'e$ des bits DELTA du signal C' pour déterminer, dans chaque période du signal H' , le nombre de bits DELTA du signal
30 C' pour lesquels ledit moyen logique fournit une information décodée d'une première valeur donnée, et pour délivrer, pour cette période du signal H' , une information décodée avant ladite première valeur ou une seconde valeur selon que ledit nombre est ou n'est pas au moins égal à un seuil donné voisin de la moitié du nombre total de bits DELTA à la fréquence $F'e$ contenu dans une
35 période du signal H' .
- 4/ Dispositif selon la revendication 3, caractérisé en ce que ledit ensemble logique de décision majoritaire comporte un premier moyen recevant lesdites impulsions à la fréquence $F'e$ et commandé par les informations en sortie dudit moyen logique de décodage biphase pour laisser passer ou bloquer ces impulsions
40 selon que ces informations ont ladite première ou ladite seconde valeur, un

compteur pour compter les impulsions délivrées par ledit premier moyen, ledit compteur étant remis à zéro par le signal H' à la fin de chaque période de ce signal, un second moyen pour comparer la valeur de comptage dudit compteur audit seuil donné et délivrer un signal significatif du résultat de la comparaison, et un troisième moyen piloté par le signal H' pour échantillonner ledit signal significatif à la fin de chaque période du signal H', juste avant la remise à zéro dudit compteur.

5
10 5/ Dispositif selon l'une des revendications 2, 3 et 4, caractérisé en ce que, dans le codeur, les données sont appliquées au circuit de codage biphase à travers un circuit de précodage transitionnel, et, dans le décodeur, le circuit de décodage biphase est suivi d'un circuit assurant la conversion inverse de celle dudit circuit de précodage transitionnel.

6/ Dispositif selon l'une des revendications 1 à 5, caractérisé en ce que lesdites fréquences d'échantillonnage Fe et F'e du démodulateur et du modulateur respectivement sont égales.

15 7/ Dispositif selon l'une des revendications 1 à 6, caractérisé en ce que ledit modulateur a un mode de fonctionnement déterminé de façon que le signal analogique délivré par le circuit de transmission se trouve dans la zone de régime de surcharge en pente du modulateur.

20 8/ Installation pour la transmission d'un signal analogique A ou de données au moyen d'un même circuit de transmission recevant et délivrant sous forme analogique les informations qu'il transmet, comportant en cascade pour traiter ledit signal analogique un premier ensemble modulateur-démodulateur DELTA situé en amont dudit circuit de transmission et un second ensemble modulateur-démodulateur DELTA situé en aval de ce circuit, et mettant en application le dispositif selon l'une des revendications 1 à 6, caractérisé en ce que le démodulateur dudit dispositif et le démodulateur dudit premier ensemble sont constitués par un démodulateur unique dont la sortie est connectée audit même circuit de transmission et dont l'entrée est reliée à la sortie du modulateur dudit premier ensemble et à la sortie dudit codeur à travers un commutateur positionné pour rendre effective la première ou la seconde de ces deux liaisons selon que l'on veut transmettre le signal analogique ou les données, et en ce que le modulateur dudit dispositif et le modulateur dudit second ensemble sont constitués par un modulateur unique dont l'entrée est connectée à la sortie dudit même circuit de transmission et dont la sortie est reliée à l'entrée du démodulateur dudit second ensemble et à l'entrée dudit décodeur.

35 9/ Installation selon la revendication 8, caractérisée en ce que ledit modulateur unique a deux modes de fonctionnement dont un premier est optimisé pour le signal que reçoit ce modulateur unique en cas de transmission du signal analogique A, et dont un second est déterminé de façon que le signal que reçoit ce
40

modulateur unique en cas de transmission des données se trouve dans la zone de régime de surcharge en pente du modulateur, l'installation étant munie d'un circuit de discrimination qui détecte si le signal délivré par ledit même circuit de transmission représente un signal analogique ou des données pour
5 mettre ledit modulateur unique dans son premier mode de fonctionnement en cas de détection d'un signal analogique et dans son second mode de fonctionnement en cas de détection de données.

10/ Installation selon la revendication 9, caractérisé en ce que lesdits deux modes de fonctionnement sont obtenus à l'aide d'un circuit à gain variable
10 placé en entrée dudit modulateur unique et commandé par ledit circuit de discrimination.

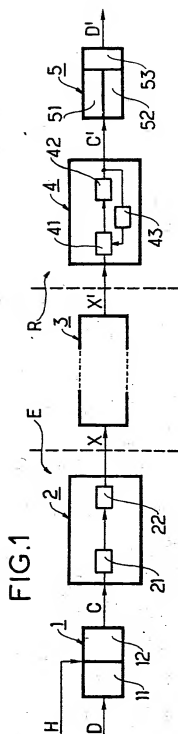


FIG. 2

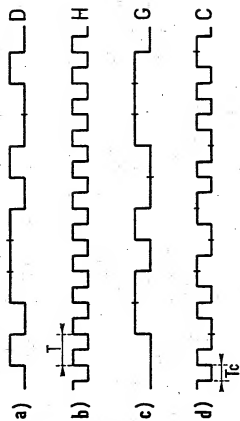


FIG. 3

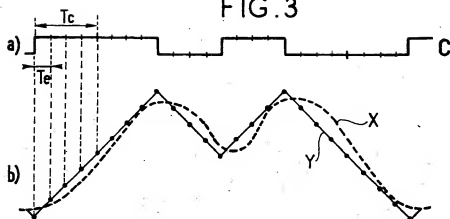


FIG. 4

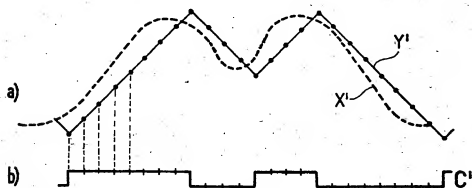


FIG. 5

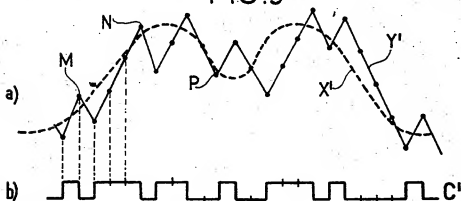


FIG. 6

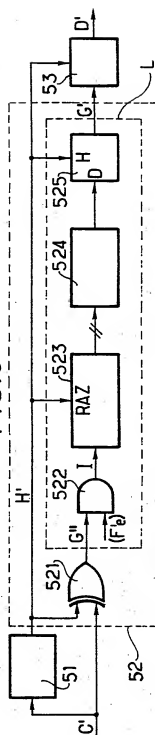


FIG. 7

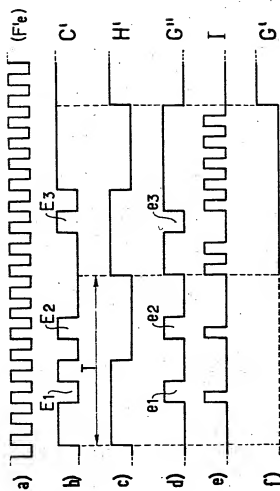


FIG. 8

